

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-098218

(43)Date of publication of application : 10.04.2001

(51)Int.Cl.

C09D183/04

B05D 5/00

B05D 7/24

C08J 9/26

C08L 83/04

H01L 21/312

H01L 21/768

H05K 3/46

(21)Application number : 11-274121

(71)Applicant : HITACHI CHEM CO LTD

(22)Date of filing : 28.09.1999

(72)Inventor : NOBE SHIGERU
ENOMOTO KAZUHIRO
SAKURAI HARUAKI
TERADA NOBUKO
NARITA TAKENORI
MORISHIMA HIROYUKI

(54) SILICA-BASE COATING FILM, METHOD OF FORMING SILICA-BASE COATING FILM AND ELECTRONIC COMPONENT HAVING SILICA-BASE COATING FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a silica-base coating film applicable as an interlayer insulting film capable of exhibiting sufficient operation performance in a semiconductor element having a fine design rule of smaller than 0.15 μ m, a method of forming a silica-base coating film applicable as an interlayer insulating film of a semiconductor device such as LSI or the like and a multilayer wiring board which is capable of exhibiting sufficient operation performance in a semiconductor element having a fine design rule of smaller than 0.15 μ m, simply and with a high yield, and an electronic component of a semiconductor device such as LSI or the like, a multilayer wiring board or the like having the silica-base coating film with less signal delay and with a high quality and a high reliability.

SOLUTION: A silica-base coating film has a film stress of not greater than 40 (MPa). A method of forming a silica-base coating film having a film stress of not greater than 40 (MPa) comprises coating a substrate with a composition prepared by uniformly dissolving (a) a void forming material and (b) a siloxane oligomer in (c) an organic solvent to form a composite film of the void forming material and the siloxane oligomer uniformly compatible with each other and thereafter conducting the condensation reaction of the siloxane oligomer and the removal of the void forming material. An electronic component has the aforementioned silica-base coating film.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-98218

(P2001-98218A)

(43) 公開日 平成13年4月10日 (2001.4.10)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
C 0 9 D 183/04		C 0 9 D 183/04	4 D 0 7 5
B 0 5 D 5/00		B 0 5 D 5/00	J 4 F 0 7 4
	7/24 3 0 2		7/24 3 0 2 Y 4 J 0 0 2
C 0 8 J 9/26	1 0 2	C 0 8 J 9/26	1 0 2 4 J 0 3 8
C 0 8 L 83/04		C 0 8 L 83/04	5 E 3 4 6

審査請求 未請求 請求項の数12 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平11-274121

(22) 出願日 平成11年9月28日 (1999.9.28)

(71) 出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 野部 茂

茨城県日立市東町四丁目13番1号 日立化

成工業株式会社山崎事業所内

(72) 発明者 榎本 和宏

茨城県日立市東町四丁目13番1号 日立化

成工業株式会社山崎事業所内

(74) 代理人 100071559

弁理士 若林 邦彦

最終頁に続く

(54) 【発明の名称】 シリカ系被膜、シリカ系被膜の形成方法及びシリカ系被膜を有する電子部品

(57) 【要約】

【課題】 デザインルールが0.15 μ mより微細化される半導体素子においても十分な動作性能が発揮できる層間絶縁膜として適用可能なシリカ系被膜、デザインルールが0.15 μ mより微細化される半導体素子においても十分な動作性能が発揮できるL S I等の半導体装置や多層配線板の層間絶縁膜として適用可能なシリカ系被膜を歩留まりよく簡便に得ることができるシリカ系被膜の形成方法及び前記のシリカ系被膜を有してなる信号遅延の少ない、高品位、高信頼性のL S I等の半導体装置、多層配線板などの電子部品を提供する。

【解決手段】 膜の応力が40 (MPa) 以下であるシリカ系被膜、(a) 空隙形成材及び(b) シロキサンオリゴマーが(c) 有機溶剤に均一に溶解してなる組成物を基材に塗布し、空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、シロキサンオリゴマーの縮合反応と空隙形成材の除去を行うことを特徴とする膜の応力が40 (MPa) 以下であるシリカ系被膜の形成方法及び前記のシリカ系被膜を有する電子部品。

【特許請求の範囲】

【請求項1】 膜の応力が40 (MPa) 以下であるシリカ系被膜。

【請求項2】 (a) 空隙形成材及び(b) シロキサンオリゴマーが(c) 有機溶剤に均一に溶解してなる組成物を基材に塗布し、空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、シロキサンオリゴマーの縮合反応と空隙形成材の除去を行うことを特徴とする膜の応力が40 (MPa) 以下であるシリカ系被膜の形成方法。

【請求項3】 空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、空隙形成材が残存する状態でシロキサンオリゴマーを架橋させる第一の加熱工程と、空隙形成材を除去する第二の加熱工程を行うことを特徴とする請求項2記載のシリカ系被膜の形成方法。

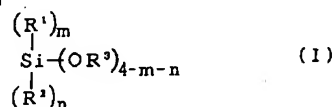
【請求項4】 第一の加熱工程の温度が80～350℃で、第二の加熱工程の温度が350～500℃である請求項3記載のシリカ系被膜の形成方法。

【請求項5】 (c) 有機溶剤が、(c1) (a) と(b) の両方が溶解する有機溶剤を含んでなる請求項2、3又は4記載のシリカ系被膜の形成方法。

【請求項6】 (b) シロキサンオリゴマーが、非加水分解性の有機基を有する化合物である請求項2、3、4又は5記載のシリカ系被膜の形成方法。

【請求項7】 (b) シロキサンオリゴマーが、下記一般式(I)

【化1】



(式中、R¹及びR²は同一または相異なる非加水分解性基を示し、R³は炭素数1～6のアルキル基を示し、m及びnは0≤m+n≤3を満たすように選ばれた0～3の整数である)で表されるアルコキシシラン類の加水分解縮合物である請求項2、3、4、5又は6記載のシリカ系被膜の形成方法。

【請求項8】 (a) 空隙形成材が、空気気流下、30℃以下から昇温速度20℃/minで熱重量分析を行った時の、150℃の重量に対する250℃における重量減少が5%未満のポリマーである請求項2、3、4、5、6、7又は8記載のシリカ系被膜の形成方法。

【請求項9】 (a) 空隙形成材が、空気気流下、30℃以下から昇温速度20℃/minで熱重量分析を行った時の、150℃の重量に対する400℃における重量減少が80%以上であるポリマーである請求項2、3、4、5、6、7又は8記載のシリカ系被膜の形成方法。

【請求項10】 (a) 空隙形成材が、フッ素を含まな

いポリマーである請求項2、3、4、5、6、7、8又は9記載のシリカ系被膜の形成方法。

【請求項11】 (a) 空隙形成材が、メタクリル系ポリマー又はアクリル系ポリマーである請求項2、3、4、5、6、7、8、9又は10記載のシリカ系被膜の形成方法。

【請求項12】 請求項1記載のシリカ系被膜を有する電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリカ系被膜、シリカ系被膜の形成方法及びシリカ系被膜を有する電子部品に関する。より詳しくは、半導体素子用の層間絶縁膜等として有用なシリカ系被膜、シリカ系被膜の形成方法及びシリカ系被膜を有する半導体装置、多層配線板等の電子部品に関する。

【0002】

【従来技術】LSIの高集積化による配線の微細化にともない、配線間容量の増大による信号遅延時間の増大が問題となってきた。従来から、比誘電率4.2程度のCVD法によるSiO₂膜が層間絶縁膜として用いられてきたが、デバイスの配線間容量を低減し、LSIの動作速度を向上するため、より低誘電率な膜が求められている。シリカ系被膜としては、比誘電率3.5程度のSiOF膜(CVD法)、比誘電率2.5～3.0の有機SOG(Spin On Glass)、有機ポリマー等が現在実用化の段階にきている。それに対し、今後必要とされる比誘電率2.5以下の材料については、フッ素樹脂、多孔質膜等が提案されているが、LSIの層間絶縁膜として十分な特性を有する材料は開発されていないのが現状である。

【0003】フッ素樹脂は、2程度の比誘電率を有することから、低誘電率材料として期待されているが、T_gが300℃以下であるため、そのままではLSIの層間絶縁膜への適用は困難である。この問題を解決する方法として、特開平9-143420号公報に示される様なフッ素樹脂とポリシロキサンの複合膜が提案されている。この方法では比誘電率2.5以下の絶縁膜を得る事が可能であるが、フッ素樹脂の熱分解開始温度が400℃以下であるため、将来LSIのプロセス温度が低温化しても十分なマージンがないという問題が有る。

【0004】多孔質膜は、比誘電率2.5以下を達成可能な技術として注目されている。多孔質膜の形成方法としては、特公平6-12790号公報に示されるようなポリスチレンまたはポリエチレン等の有機ポリマーを含む有機ポリシロキサン系塗布溶液を塗布し熱処理する方法や、特開平10-25359号公報に示されるような、ポリシロキサン前駆体中にポリマー粒子を分散させる方法が提案されている。しかし、これらの方法は、多孔質膜を形成するためにポリマー粒子をポリシロキサン

の膜中に分散させ、その後ポリマー粒子を加熱により除去しているため、得られる多孔質膜の孔の大きさを0.1μm以下に制御するのは困難である。今後の微細化したLSIでは配線幅は0.1~0.5μm程度になると予想されるため、0.1μm以上の大きさの孔を有する多孔質膜は層間絶縁膜としては用いることができない。

【0005】この問題を解決するため、有機ポリマーとポリシロキサンがともに溶剤に溶解した組成物から多孔質膜を形成する方法が特開平10-158012号公報、特開平11-217458号公報に示されている。しかし、特開平10-158012号公報に示されている方法では、有機ポリマーとポリシロキサンの溶液を基材に塗布した後、低温で塩基触媒を用いてゲル化させる工程を必要とするため、工程数が増え、膜質の制御も難しいという問題がある。また、特開平11-217458号公報に示されている方法は、有機ポリマーとして耐熱性の高いフッ素樹脂を用いているため、有機ポリマーを完全に分解するためには、高温(450℃程度)で長時間の熱処理が必要となる。

【0006】配線材料として、従来から用いられているAl配線を用いた場合には、450℃の処理温度は許容範囲であるが、長時間の熱処理は、生産性を低下させる。また、最近、配線材料としてCuが適用されはじめているが、Cu配線を用いた場合には、許容される処理温度が低下(400℃程度)するため、この方法は適用が難しい。結局、比誘電率が2.5以下で、400℃程度で形成可能でかつ、微細な配線を有するLSI等の半導体装置や多層配線板の層間絶縁膜として適用可能な低誘電率膜の形成方法は、現在のところ見出されていない。したがって、デザインルールが0.15μmより微細化される半導体素子においてその動作性能を十分に得るために必要な誘電率の低いシリカ系被膜は今だ得られていないのが実情である。

【0007】

【発明が解決しようとする課題】請求項1記載の発明は、デザインルールが0.15μmより微細化される半導体素子においても十分な動作性能が発揮できる層間絶縁膜として適用可能なシリカ系被膜を提供するものである。請求項2~11記載の発明は、デザインルールが0.15μmより微細化される半導体素子においても十分な動作性能が発揮できるLSI等の半導体装置や多層配線板の層間絶縁膜として適用可能なシリカ系被膜を歩留まりよく簡便に得ることができるシリカ系被膜の形成方法を提供するものである。請求項12記載の発明は、前記のシリカ系被膜を有してなる信号遅延の少ない、高品位、高信頼性のLSI等の半導体装置、多層配線板などの電子部品を提供するものである。

【0008】

【課題を解決するための手段】本発明は、膜の応力が40(MPa)以下であるシリカ系被膜に関する。また、本

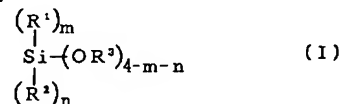
発明は、(a)空隙形成材及び(b)シロキサンオリゴマーが(c)有機溶剤に均一に溶解してなる組成物を基材に塗布し、空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、シロキサンオリゴマーの縮合反応と空隙形成材の除去を行うことを特徴とする膜の応力が40(MPa)以下であるシリカ系被膜の形成方法に関する。

【0009】また、本発明は、空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、空隙形成材が残存する状態でシロキサンオリゴマーを架橋させる第一の加熱工程と、空隙形成材を除去する第二の加熱工程を行うことを特徴とする前記のシリカ系被膜の形成方法に関する。また、本発明は、第一の加熱工程の温度が80~350℃で、第二の加熱工程の温度が350~500℃である前記のシリカ系被膜の形成方法に関する。また、本発明は、(c)有機溶剤が、(c1)

(a)と(b)の両方が溶解する有機溶剤を含んでなる前記のシリカ系被膜の形成方法に関する。

【0010】また、本発明は、(b)シロキサンオリゴマーが、非加水分解性の有機基を有する化合物である前記のシリカ系被膜の形成方法に関する。また、本発明は、(b)シロキサンオリゴマーが、下記一般式(I)

【化2】



(式中、R¹及びR²は同一または相異なる非加水分解性基を示し、R²は炭素数1~6のアルキル基を示し、m及びnは0≤m+n≤3を満たすように選ばれる0~3の整数である)で表されるアルコキシシラン類の加水分解縮合物である前記のシリカ系被膜の形成方法に関する。

【0011】また、本発明は、(a)空隙形成材が、空気気流下、30℃以下から昇温速度20℃/minで熱重量分析を行った時の、150℃の重量に対する250℃における重量減少が5%未満のポリマーである前記のシリカ系被膜の形成方法に関する。また、本発明は、(a)空隙形成材が、空気気流下、30℃以下から昇温速度20℃/minで熱重量分析を行った時の、150℃の重量に対する400℃における重量減少が80%以上であるポリマーである前記のシリカ系被膜の形成方法に関する。また、本発明は、(a)空隙形成材が、フッ素を含まないポリマーである前記のシリカ系被膜の形成方法に関する。また、本発明は、(a)空隙形成材が、メタクリル系ポリマー又はアクリル系ポリマーである前記シリカ系被膜の形成方法に関する。また、本発明は、前記のシリカ系被膜を有する電子部品に関する。

【0012】

【発明の実施の形態】本発明のシリカ系被膜は、膜の応力が40 (MPa) 以下であることが必要であり30 (MPa) 以下がより好ましい。応力の下限は0.4 (MPa) 程度である。膜の応力が40 (MPa) を超えると界面での接着力が劣り、重ね塗りによる膜厚増大でクラックが生じ、デザインルールが0.15 μmより微細化される半導体素子において十分な動作性能が発揮できなくなる。膜の応力が0.4 (MPa) 未満のものは、形成が困難となる傾向がある。膜の応力は、例えば、装置として、FLX-2320 (KLA-tencor社製) を使用し、測定温度23±2℃、測定相対湿度40～50%で、5～8インチウエハ上に前記シリカ系被膜の形成用の組成物をスピンコートし、150℃+250℃+400 (～450) °Cの条件で硬化させ膜厚0.5～0.6 μmの膜を作製し、この被膜の応力を測定することにより確認できる (なにもコートしていない5～8インチウエハをリファレンスとし、膜を作成したウエハとの反りの差違 (レーザーを使用して光学的に検出) から応力を算出)。

【0013】また、シリカ系被膜の誘電率は、2.5以下であることが好ましい。また、シリカ系被膜の脱ガス量は半導体素子への適用性の点から 1×10^{-10} 個分子/cm²以下が好ましく、リーク電流特性は 5×10^{-10} A/cm²以下が好ましい。また、本発明のシリカ系被膜は、構造としてSi-O、Si-Cを含むことが好ましい。

【0014】応力が40 (MPa) 以下であるシリカ系被膜は、例えば、(a) 空隙形成材及び(b) シロキサンオリゴマーが(c) 有機溶剤に均一に溶解してなる組成物を基材に塗布し、空隙形成材とシロキサンオリゴマーが均一に相溶した複合膜を形成した後、シロキサンオリゴマーの縮合反応と空隙形成材の除去を行うことにより形成することができる。組成物の組成、加熱条件等の調整により、40 (MPa) 以下の範囲において得られるシリカ系被膜の応力を容易に調整しうる。

【0015】本発明における(a) 空隙形成材は、最終的に得られるシリカ系被膜に空隙を形成しうる機能を有していれば他に制限はなく、電磁波等の照射によって消失する材料、薬液によって溶出・分解する材料、熱によって分解する材料等が挙げられる。取り扱い性、作業性の点から、熱によって分解する材料、中でも熱分解性ポリマーが好ましく、例えば、アクリル系ポリマー、メタクリル系ポリマー、ポリエステル系ポリマー、ポリエーテル系ポリマー、ビニル系ポリマー、ポリイミド系ポリマー、フッ化ビニリデン系ポリマー、含フッ素ビニル系ポリマー、溶媒可溶性パーフルオロポリマー等が挙げられる。これらは、単独で又は2種以上を組み合わせ使用される。

【0016】(a) 空隙形成材の分解温度は、熱重量分析を用いて確認できる。分解温度は、以下の装置、条件を用いて、(a) 空隙形成材の熱重量分析を行い、確認できる。

装置: TG-DTA6200 (セイコー電子製)

昇温開始温度: 30℃以下

昇温速度: 20℃/min

サンプル量: 10mg

雰囲気: 空気 200ml/min

なお、(a) 空隙形成材分解開始前の基準とする重量は、昇温途中の150℃での重量とした。150℃以下での重量減少は、吸着した水分等の除去により起こり、(a) 空隙形成材の分解以外の要因によるものとした。

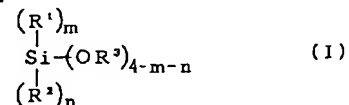
【0017】250℃での重量減少が5%以上の(a) 空隙形成材の例としては、テトラメチレンオキシド、ポリエチレングリコール等のポリエーテル系ポリマーが挙げられる。250℃での重量減少が5%未満の(a) 空隙形成材の例としては、ポリ酢酸ビニルのようなビニルエステル系ポリマー、ポリメチルメタクリレートのようなメタクリル酸エステル系ポリマー、ポリメチルアクリレートのようなアクリル酸エステル系ポリマー、ポリビニルアルコール、ポリエチレンイミン、フッ素樹脂等が挙げられる。

【0018】250℃での重量減少が5%未満で、400℃における重量減少が80%以上の(a) 空隙形成材としては、ポリメチルメタクリレートのようなメタクリル酸エステル系ポリマー、ポリメチルアクリレートのようなアクリル酸エステル系ポリマー、ポリエチレンイミン等が挙げられる。中でも、ポリメチルメタクリレート、ポリメチルアクリレートのようなメタクリル酸エステル系ポリマー、アクリル酸エステル系ポリマーでは、250℃での重量減少は2%未満で、400℃における重量減少が90%以上であり、本発明の組成物に用いる(a) 空隙形成材として特に優れている。

【0019】フッ素樹脂は400℃程度の耐熱性を有するため、加熱温度400℃程度ではポリマーの除去に長時間の加熱が必要となり、実用性が劣る傾向がある。従って(a) 空隙形成材としてフッ素を含まないポリマーが好ましい。

【0020】本発明における(b) ポリシロキサンオリゴマーとしては、例えば、下記一般式(I)

【化3】



(式中、R¹及びR²は同一または相異なる非加水分解性基を示し、R²は炭素数1～6のアルキル基を示し、m及びnは0≤m+n≤3を満たすように選ばれる0～3の整数である)で表されるアルコキシシラン類の加水分解縮合物等が挙げられる。加水分解縮合物は、部分的に加水分解縮合したものでもよく、全部が加水分解縮合したものでもよい。

【0021】上記非加水分解性基としては、入手容易性から炭素数1~14の非加水分解性基が好ましい。非加水分解性基としては、 γ -グリシドキシプロピル基、 γ -アミノプロピル基、アミノフェニル基、N-フェニル- γ -アミノプロピル基等の反応性基を有する有機基、メチル基、エチル基、プロピル基、ブチル基等のアルキル基、ビニル基等のアルケニル基、フェニル基、トリル基等のアリール基、トリフルオロメチル基、トリフルオロプロピル基、ペンタフルオロブチル基、ノナフルオロヘキシル基、トリデカフルオロオクチル基、ヘプタデカフルオロデシル基、ヘプタデカフルオロウンデシル基等の含フッ素アルキル基などが挙げられる。上記の非加水分解性基の中でもアルキル基および、アリール基は特に好ましい。アルキル基及びアリール基は耐熱性が高く疎水性であるため、これらを用いることにより高耐熱性で低吸湿性のシリカ系被膜が得られる。

【0022】本発明における加水分解縮合物は、一般式(I)で $m=n=0$ の加水分解縮合物、 $m+n=1$ の加水分解縮合、 $m+n=2$ の加水分解縮合及び $m+n=3$ の加水分解縮合よりなる群から選ばれる1種又は2種以上を組み合わせたものとする。ただし、当然ながら $m+n=3$ であるアルコキシシラン類は、分子内に加水分解基を1つしか有しておらず、これ単独では加水分解縮合物を形成しえないので、 $m+n=3$ であるアルコキシシラン類は、溶液中でのアルコキシシラン類の加水分解縮合物の過剰な反応を抑制するなどの目的で、 $m=n=0$ のアルコキシシラン類、 $m+n=1$ のアルコキシシラン類又は $m+n=2$ のアルコキシシラン類と併用される。 $m+n=3$ であるアルコキシシラン類は、全アルコキシシラン類に対して10モル%以下であることが好ましい。

【0023】また、非加水分解性基を有さない $m=n=0$ のアルコキシシラン類を適当に加えることで、得られるシリカ系被膜の機械強度が向上できる。しかし、 $m=n=0$ のアルコキシシラン類の割合が多くなると、得られる膜の誘電率が高くなり、吸湿も増大する。従って、 $m=n=0$ のアルコキシシラン類の添加量は、膜の機械強度と誘電率、吸湿のバランスから決定するのが好ましい。好ましい添加量としては、非加水分解性基を有するアルコキシシラン1モルに対し、 $m=n=0$ のアルコキシシラン類0.1~0.7モルである。

【0024】これらのアルコキシシラン類の具体例を以下に示す。テトラメトキシシラン、テトラエトキシシラン、テトラプロポキシシラン等のテトラアルコキシシラン類、メチルトリメトキシシラン、メチルトリエトキシシラン等のモノアルキルトリアルコキシシラン類、フェニルトリメトキシシラン、フェニルトリエトキシシラン等のモノアリールトリアルコキシシラン類、ビニルトリメトキシシラン、ビニルトリエトキシシラン等のモノアルケニルトリアルコキシシラン類、トリフルオロメチル

トリメトキシシラン、トリフルオロプロピルトリメトキシシラン、ペンタフルオロブチルトリメトキシシラン、ノナフルオロヘキシルトリメトキシシラン、トリデカフルオロオクチルトリメトキシシラン、ヘプタデカフルオロデシルトリメトキシシラン、ヘプタデカフルオロウンデシルトリメトキシシラン、(4-ペルフルオロブチルフェニル)トリメトキシシラン、(4-ペルフルオロヘキシルフェニル)トリメトキシシラン、(4-ペルフルオロオクチルフェニル)トリメトキシシラン等の含フッ素アルコキシシラン類、 γ -グリシドキシプロピルトリメトキシシラン、 γ -グリシドキシプロピルトリエトキシシラン等のエポキシシラン類、 γ -アミノプロピルメチルジエトキシシラン、 γ -アミノプロピルトリエトキシシラン等の脂肪族アミノシラン類、アミノフェニルトリメトキシシラン、アミノフェニルトリエトキシシラン、N-フェニル- γ -アミノプロピルトリメトキシシラン等の含芳香環アミノシラン類などが挙げられる。これらは、単独で又は2種以上を組み合わせ使用される。

【0025】アルコキシシラン類の縮合反応は、常法により行うことができ、例えば、アルコキシシラン類を、溶剤及び触媒の存在下に、水を添加して加水分解縮合反応させる方法がある。この場合、必要に応じて加熱を行ってもよい。触媒としては塩酸、硝酸、硫酸等の無機酸、ギ酸、シュウ酸、酢酸等の有機酸が使用できる。通常、加水分解縮合物の重量平均分子量(ゲルパーミエーションクロマトグラフィ(GPC)により求め標準ポリスチレン換算した値)が500~10000の範囲であることが、空隙形成材との相溶性、溶剤への溶解性の観点から好ましい。ついで必要に応じて系内に存在する水を蒸留などにより除去し、さらに触媒をイオン交換樹脂などで除去してもよい。

【0026】(a)空隙形成材と(b)シロキサンオリゴマーの混合溶液の調製方法は、結果として均一な溶液が作成できれば特に限定されず、次の(1)~(3)の方法が例示される。

(1) (a)空隙形成材の溶液と、(b)シロキサンオリゴマーの溶液とをあらかじめ別途調製し、両者を混合する方法。この場合、(b)シロキサンオリゴマーの溶液は、(a)空隙形成材の溶液と相溶する溶剤中で直接作製する場合と、(a)空隙形成材の溶液と相溶しない溶剤中で合成した後に、公知の溶剤置換法により相溶性のある溶剤の溶液とする場合がある。後者は、(a)空隙形成材の溶液と相溶する溶剤中ではアルコキシシラン類の加水分解縮合反応が十分に進行しない場合、または縮合物の重合度を制御しにくい場合などに用いられる。

(2) アルコキシシラン類を、あらかじめ調製した

(a)空隙形成材の溶液に溶解させ、その溶液中で加水分解縮合反応を行う方法。

(3) (b)シロキサンオリゴマーの溶液をあらかじめ

調製し、そこに (a) 空隙形成材を添加して溶解する方法。

【0027】(a) 空隙形成材と、(b) シロキサンオリゴマーの使用量の比率は、目的に合わせて任意の割合に設定でき、通常、(a) 空隙形成材100重量部に対して (b) シロキサンオリゴマーを10~1000重量部配合するのが好ましく、60~450重量部配合するのがより好ましい。ただし、ここでの (b) シロキサンオリゴマーの重量は、加水分解性基が全て縮合してSi—O—Siの結合を形成したと仮定して計算した値である。(b) シロキサンオリゴマーの割合が少なすぎると、得られるシリカ系被膜の機械強度が低下する傾向があり、多すぎると得られる膜の比誘電率が増大する傾向がある。

【0028】(a) 空隙形成材は官能基を有してもよいが、官能基が (b) シロキサンオリゴマーの加水分解性基及び加水分解により生成するシラノール基と架橋反応するのは好ましくない。(a) 空隙形成材と、(b) シロキサンオリゴマーの架橋が起きると、加熱により (a) 空隙形成材を除去した後にシラノール基が生成し、膜の低誘電性、低吸湿性が損なわれる。(a) 空隙形成材の官能基が、(b) シロキサンオリゴマーの加水分解性基及び加水分解により生成するシラノール基と架橋反応しないで、官能基の極性による相互作用のみが起る場合には、(a) 空隙形成材と、(b) シロキサンオリゴマーの相溶性が良くなり、より均質なシリカ系被膜が得られる。

【0029】本発明における (c) 有機溶剤としては、例えば、メタノール、エタノール、プロパノール、ブタノール等のアルコール系、 $\text{CF}_3\text{CH}_2\text{OH}$ 、 $\text{CF}_3\text{CF}_2\text{CH}_2\text{OH}$ 、 $\text{CF}_3(\text{CF}_2)_2\text{CH}_2\text{CH}_2\text{OH}$ 等の含フッ素アルコール、酢酸メチル、酢酸エチル、酢酸プロピル、酢酸ブチル等の酢酸エステル系、 γ -ブチロラクトン等のラクトン系、エチレングリコールモノメチルアセテート、エチレングリコールジアセテート等のグリコールアセテート系溶媒、N-メチル-2-ピロリドン等のアミド系溶剤、グリコールエーテル系溶剤などが挙げられる。これらは、単独で又は2種以上を組み合わせて使用される。これらの (c) 有機溶剤のうちで、(a) 空隙形成材及び (b) シロキサンオリゴマーの両方を溶解する有機溶剤 (c1) を用いることが好ましい。

【0030】(c) 有機溶剤の使用量は、所望の溶液粘度またはコーティング膜の膜厚などの観点から適宜選択すればよいが、例えば、膜厚0.1~5 μm のコーティング膜をスピンコート法にて得ようとする場合、組成物の固形分濃度が1~20重量%となるような量を使用することが好ましい。

【0031】シリカ系被膜の形成は、例えば、組成物を基材に塗布し、(a) 空隙形成材と (b) シロキサンオリゴマーが均一に相溶した複合膜を形成した後、加熱に

より、(b) シロキサンオリゴマーの縮合反応と (a) 空隙形成材の除去する方法により行うことができる。この方法では、塗布後の加熱工程において、(a) 空隙形成材が膜中に存在した状態で、(b) シロキサンオリゴマーの縮合が起き、ポリシロキサンのネットワークが形成されることが重要である。ポリシロキサンのネットワーク形成前に、(a) 空隙形成材の分解が開始する場合には、(a) 空隙形成材の分解により膜の収縮が起こり、得られる膜の低誘電性が損なわれる可能性がある。

【0032】高耐熱で低吸湿なシリカ系被膜を得るためには、(b) シロキサンオリゴマーとして非加水分解性基を有するものを用いるのが好ましい。このような

(b) シロキサンオリゴマーを塩基性触媒を用いずに加熱した場合、縮合が始まるのは150℃以上である。また、縮合が進み、ポリシロキサンのネットワークが形成されて膜の構造がほぼ決定するのは250℃以上である。従って、本発明において高耐熱で低吸湿なシリカ系被膜を得るためには、(a) 空隙形成材は、その分解開始温度は150℃以上のものが好ましく、250℃以上のものがより好ましい。かかる観点から (a) 空隙形成材が、空気気流下、30℃以下から昇温速度20℃/minで熱重量分析を行った時、150℃の重量に対する250℃における重量減少が5%未満のポリマーであることが好ましく、また、150℃の重量に対する400℃における重量減少が80%以上であるポリマーであることが好ましい。

【0033】また、本発明の方法によりシリカ系被膜を得るためには、(a) 空隙形成材を充分に除去することが好ましい。(a) 空隙形成材の除去が不完全な場合には、得られる膜の低誘電性が損なわれやすい。

【0034】本発明をLSIの層間絶縁膜の形成に適用する場合、適用される加熱温度は配線材料によって異なる。従来のAl配線を用いた場合の加熱温度は400℃~450℃で、将来、Cu配線を用いた場合の加熱温度は380~430℃程度と予想される。従って、Cu配線を用いるLSIに本発明を適用する場合、400℃以下で (a) 空隙形成材が充分除去されることが好ましい。また、Al配線を用いた場合も、400℃以下で (a) 空隙形成材が除去されることが、加熱温度による誘電率の変化が小さくなるため好ましい。

【0035】本発明の組成物の塗布方法としては、スピンコート法、ディッピング法、ポットティング法、ダイコート法、スプレーコート法等が挙げられ、コーティング対象である物品の形状、必要膜厚などから適宜選択すればよい。本発明の組成物を、半導体素子層間絶縁膜に適用する場合、膜厚の面内分布の均一性からスピンコート法が好ましい。多層配線板層間絶縁膜に適用する場合、スピンコート法とともに、より高い液歩留りである方法として、ダイコート法が好ましい。

【0036】塗膜を形成するためには、(c) 有機溶剤

を揮発させるため及び(a)空隙形成材が膜中に存在した状態で(b)シロキサンオリゴマーを縮合させるために、塗布後のベークを実施するのが好ましい。ベーク条件は、塗布膜厚などにより適宜選択すればよいが、溶剤の乾燥のためには、80~200℃、(b)シロキサンオリゴマーの縮合反応のためには200~350℃のベークを行うのが好ましい。また、ベークにはホットプレートを用いるのが好ましい。

【0037】(b)シロキサンオリゴマーを充分縮合させ、未反応のアルコキシ基またはシラノール基が残存しないようにし、かつ、(a)空隙形成材を充分除去するためには、350~500℃の最終硬化が好ましい。未反応のアルコキシ基またはシラノール基は、それ自体が塗膜の比誘電率を上昇させる原因となり、さらには吸水部位となりうることで水による比誘電率の上昇の原因となるために、塗膜中に残存しないことが望ましい。最終硬化は、ホットプレート又は炉を用いて行うのが好ましい。

【0038】本組成物より形成したシリカ系被膜を半導体素子及び多層配線板の層間絶縁膜として適用することにより、低誘電率、高絶縁耐圧といった優れた電気特性、信号伝搬遅延時間の低減などの高性能化を達成できる。また、本発明は、半導体素子にCu配線を用いることでプロセス温度が低温化した場合にも適用可能である。

【0039】本発明における半導体素子とは、ダイオード、トランジスタ、化合物半導体、サーミスタ、バリスタ、サイリスタなどの個別半導体、DRAM(ダイナミック・ランダム・アクセス・メモリ)、SRAM(スタティック・ランダム・アクセス・メモリ)、EPROM(イレイザブル・プログラマブル・リード・オンリー・メモリ)、マスクROM(マスク・リード・オンリー・メモリ)、EEPROM(エレクトリカル・イレイザブル・プログラマブル・リード・オンリー・メモリ)、フラッシュメモリなどの記憶素子、マイクロプロセッサ、DSP、ASICなどの理論回路素子、MMIC(モノリシック・マイクロウェーブ集積回路)に代表される化合物半導体などの集積回路素子、混成集積回路(ハイブリッドIC)、発光ダイオード、電荷結合素子などの光電変換素子などを意味する。

【0040】本発明における多層配線板とは、MCMなどの高応力配線板を含む。本発明の組成物より形成した塗膜を層間絶縁膜として適用することにより、上記と同じく信号伝搬遅延時間の低減などの高性能化と同時に高信頼性化を達成できる。

【0041】

【実施例】以下、実施例により本発明を説明する。

【0042】実施例1

$\text{CH}_3\text{Si}(\text{OCH}_3)_3$ 140gをγ-ブチロラクトン130gに溶解し、これに水60gと硝酸0.5gの混

合液を1時間で滴下した後、さらに室温で24時間反応させた。これにポリメチルメタクリレートのγ-ブチロラクトン10重量%溶液400gを24時間室温で混合した液をシリカ系被膜形成用塗布液とした。この塗布液をスピナーを用いて2000min⁻¹で6インチシリコンウェハー上に塗布した後、150℃さらに250℃に制御されたホットプレートで各1分間乾燥し、ついで電気炉で450℃窒素中1時間焼成したところ、無色透明でクラックのない被膜が得られた。該被膜の膜厚を測定したところ0.55μmであり、膜の応力は20(Mpa)であった。

【0043】さらに該被膜上に上記と同様な操作を繰り返して被膜を形成することにより膜厚2.3μmのシリカ系被膜を得たが、クラックの発生は認められなかった。この被膜上にアルミニウム被膜1μmをスパッタ法で形成し、試料の誘電率をLFインピーダンスメータを用いて周波数10kHzで測定したところ2.1であった。さらに、該被膜の脱ガス量を昇温脱離ガス分析装置:TDS(電子科学製EMD-1000K)で求めたところ 3×10^{10} 個分子/cm²であり、また該被膜のリーク電流を水銀プロンプI-V測定装置(日本エス・エス・エム製SSM495型)を用いて測定したところ 3×10^{-10} A/cm²であった。

【0044】実施例2

$\text{CH}_3\text{Si}(\text{OCH}_3)_3$ 140gをプロピレングリコールモノプロピルエーテル130gに溶解し、これに水60gと硝酸0.5gの混合液を1時間で滴下した後、さらに室温で24時間反応させた。これにポリ酢酸ビニルのプロピレングリコールモノプロピルエーテル10重量%溶液400gを24時間室温で混合した液をシリカ系被膜形成用塗布液とした。この塗布液をスピナーを用いて2000min⁻¹で6インチシリコンウェハー上に塗布した後、150℃さらに250℃に制御されたホットプレートで各1分間乾燥し、ついで電気炉で450℃窒素中1時間焼成したところ、無色透明でクラックのない被膜が得られた。該被膜の膜厚及び膜応力を測定したところ膜厚は0.50μmであり、膜応力は26MPaであった。

【0045】さらに該被膜上に上記と同様な操作を繰り返して被膜を形成することにより膜厚2.0μmのシリカ系被膜を得たが、クラックの発生は認められなかった。この被膜上にアルミニウム被膜1μmをスパッタ法で形成し、試料の誘電率をLFインピーダンスメータを用いて周波数10kHzで測定したところ2.5であった。さらに、該被膜の脱ガス量を昇温脱離ガス分析装置:TDS(電子科学製EMD-1000K)で求めたところ 4×10^{10} 個分子/cm²であり、また該被膜のリーク電流を水銀プロンプI-V測定装置(日本エス・エス・エム製SSM495型)を用いて測定したところ 3×10^{-10} A/cm²であった。

【0046】比較例1

$\text{CH}_3\text{Si}(\text{OCH}_3)_3$ 140gをγ-ブチロラクトン300gに溶解し、これに水60gと硝酸0.5gの混合液を1時間で滴下した後、さらに室温で24時間反応させシリカ系被膜形成用塗布液とした。この塗布液をスピナーを用いて2000min⁻¹で6インチシリコンウエハー上に塗布した後、150℃さらに250℃に制御されたホットプレートで各1分間乾燥し、ついで電気炉で450℃窒素中1時間焼成したところ、無色透明でクラックのない被膜が得られた。該被膜の膜厚を測定したところ0.50μmであり、膜の応力は47(Mpa)であった。

【0047】さらに該被膜上に上記と同様な操作を繰り返して被膜を形成することにより膜厚2.0μmのシリカ系被膜を得たが、膜の一部にクラックが認められた。この、被膜上にアルミニウム被膜1μmをスパッタ法で

形成し、この試料の誘電率をLFインピーダンスメータを用いて周波数10kHzで測定したところ2.8であった。

【0048】

【発明の効果】請求項1記載のシリカ系被膜は、デザインルールが0.15μmより微細化される半導体素子においても十分な動作性能が発揮できる層間絶縁膜として適用可能なシリカ系被膜を提供するものである。請求項2～11記載のシリカ系被膜の形成方法は、デザインルールが0.15μmより微細化される半導体素子においても十分な動作性能が発揮できるLSI等の半導体装置や多層配線板の層間絶縁膜として適用可能なシリカ系被膜を歩留まりよく簡便に得ることができるものである。請求項12記載の電子部品は、前記のシリカ系被膜を有してなる信号遅延の少ない、高品位、高信頼性のLSI等の半導体装置、多層配線板などである。

フロントページの続き

(51)Int.Cl.	識別記号	F I	テーマコード(参考)
H 0 1 L 21/312		H 0 1 L 21/312	C 5 F 0 3 3
21/768		H 0 5 K 3/46	T 5 F 0 5 8
H 0 5 K 3/46		H 0 1 L 21/90	S
(72)発明者 桜井 治彰	茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内	Fターム(参考)	4D075 BB21Z BB26Z DC21 EB42
(72)発明者 寺田 信子	茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内		4F074 AA41 AA46 AA90 CB06 CB17
(72)発明者 成田 武憲	茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内		CC04X CC04Y CC06X CC10X
(72)発明者 森嶋 浩之	茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内		CC22X CC32X CC32Y CE02
			CE74 CE93 DA23 DA24 DA47
			4J002 BD00X BD12X BD13X BD14X
			BG00X CF00X CH00X CM04X
			CP03W EC036 ED026 EH036
			EH056 EL066 EU026 FD20X
			GH00 GQ05 HA05
			4J038 CG141 DL032 KA06
			5E346 AA12 BB01 CC18 DD02 HH05
			5F033 RR23 SS22 WW00 WW03 WW04
			XX24 XX27
			5F058 AA04 AA10 AC03 AC10 AF04
			AG01 AH02 BA07 BA20 BD07
			BF46 BH01 BJ02